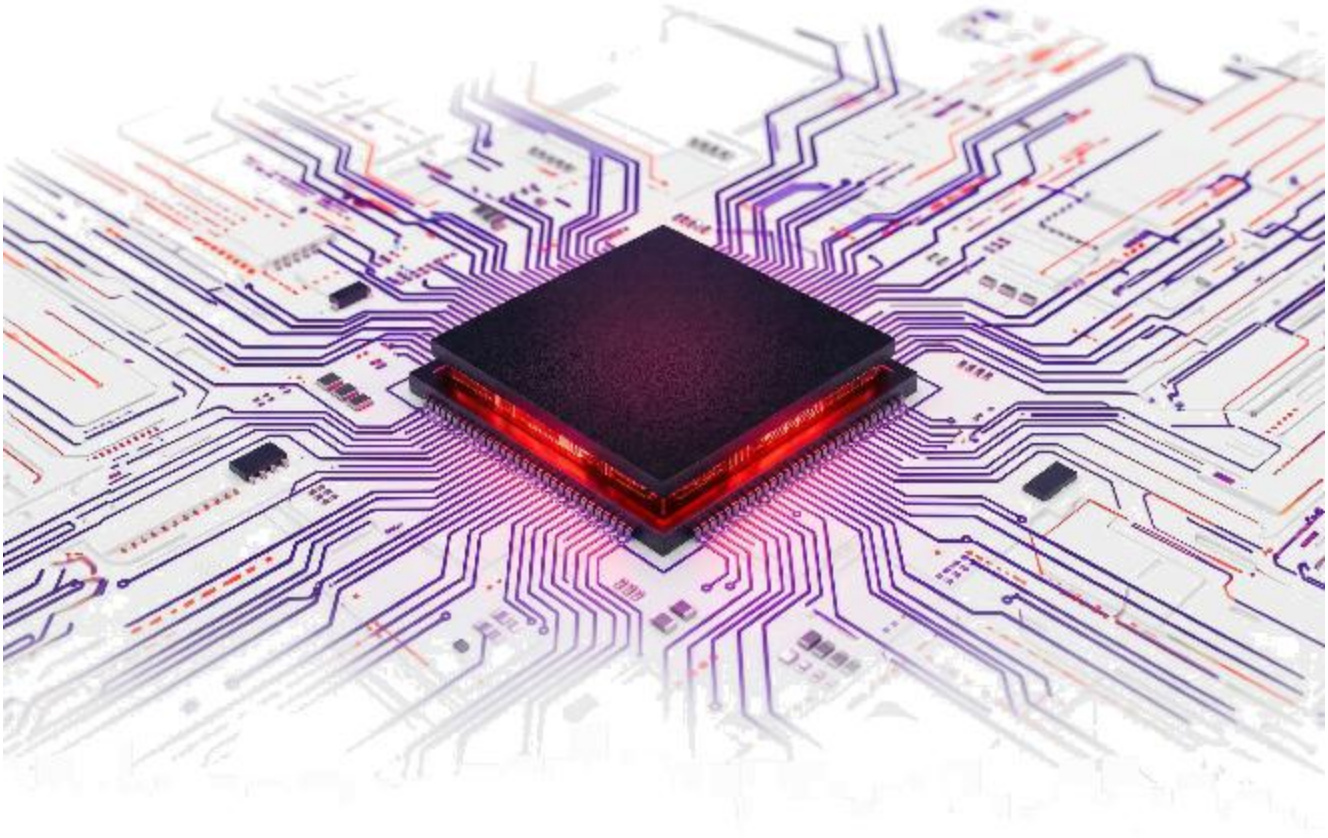
Croatian
Competence Centre
for Semiconductors



CROCCS katalog: Razvoj vještina i osposobljavanje v0.3

FERIT

KONČAR
ELECTRICAL ENGINEERING INSTITUTE

Co-funded by the European Union

Chips JU

REPUBLIC OF CROATIA
Ministry of Justice, Public Administration and Digital Transformation

The project is supported by the Chips Joint Undertaking and its members (including top-up funding by Ministry of Justice, Public Administration and Digital Transformation)

O katalogu

Hrvatski centar kompetentnosti za poluvodiče – CROCCS – osnovan je u okviru inicijative Chips for Europe, kao dio provedbe Europskog akta o čipovima (Chips Act). Financira se kroz Program Digitalna Europa putem Zajedničkog poduzeća za čipove (Chips JU), u sklopu projekta 101218046 – CROCCS (DIGITAL-Chips-2024-SG-CCC-1), uz nacionalno sufinanciranje. CROCCS je dio Europske mreže centara kompetentnosti za čipove (ENCCC). Njegova je zadaća poduprijeti hrvatski poluvodički ekosustav kroz tri glavne aktivnosti: osposobljavanje i razvoj vještina, podrška u razvoju poluvodičkih rješenja i pristup Europskom poluvodičkom ekosustavu.

Projektirati integrirane sklopove i razvijati poluvodičke tehnologije mogu samo stručnjaci koji uz teorijsko znanje imaju i praktično iskustvo s naprednim alatima i tehnologijama. Mnoga mala i srednja poduzeća nemaju pristup takvim resursima i edukaciji. Zato je razvoj vještina temeljna djelatnost CROCCS-a. Usluge iz ove kategorije imaju nekoliko ciljeva:

- podići tehničku kompetenciju poduzeća u dizajnu čipova, uključujući rad s industrijskim standardnim alatima i metodologijama;
- uskladiti programe osposobljavanja sa stvarnim potrebama poluvodičke industrije, tako da polaznici stečena znanja mogu odmah primijeniti u projektima;
- poticati cjeloživotno učenje u području koje se iznimno brzo razvija;
- omogućiti prijenos znanja i dobrih praksi između hrvatskih poduzeća i drugih europskih centara kompetencija;
- osposobiti poduzeća za aktivno sudjelovanje u europskom poluvodičkom ekosustavu.

CROCCS kontinuirano prati potrebe gospodarstva i prema njima prilagođava postojeće programe i uvodi nove. Za teme koje nisu pokrivene vlastitom ponudom korisnicima posreduje u pristupu osposobljavanjima drugih centara kompetencija unutar mreže ENCCC.

Pružatelji usluga razvoja vještina i osposobljavanja su sljedeći članovi konzorcija CROCCS:

- Sveučilište u Zagrebu Fakultet elektrotehnike i računarstva (UNIZG-FER) – koordinator
- Sveučilište Josipa Jurja Strossmayera u Osijeku, Fakultet elektrotehnike, računarstva i informacijskih tehnologija Osijek (FERIT)
- Sveučilište u Splitu, Prirodoslovno-matematički fakultet (PMFST)
- KONČAR – Institut za elektrotehniku d.o.o. (KONČAR)

Ciljane skupine korisnika su mala i srednja poduzeća, startup poduzeća, veća poduzeća, sveučilišta i javne istraživačke organizacije. Uvjeti korištenja i troškovi za pojedine skupine korisnika, sukladno pravilima o državnim potporama, navedeni su u nastavku kataloga.

Usluge iz ovog kataloga MSP-ovima se dodjeljuju kao državne potpore prema Programu dodjele državnih potpora za provedbu aktivnosti Hrvatskog centra kompetentnosti za poluvodiče namijenjenih pružanju usluga poduzetnicima.

Co-funded by the European Union
Chips JU
REPUBLIC OF CROATIA Ministry of Justice, Public Administration and Digital Transformation
The project is supported by the Chips Joint Undertaking and its members (including top-up funding by Ministry of Justice, Public Administration and Digital Transformation)

Projektiranje čipova

PROJEKTIRANJE ČIPOVA

Naziv:	Organizator:	Trajanje:	Razina:
Seminar iz projektiranja analognih sklopova	FER, FERIT	18h	osnovna/srednja/napredna

Opis:
Seminar je namijenjen inženjerima i tehničkom osoblju poduzeća koja analognu elektroniku i integrirane sklopove žele primijeniti u razvoju novih ili unapređenju postojećih proizvoda. Analogni sklopovi su veza između fizičkog svijeta i digitalnih sustava: pojačavaju i obrađuju signale senzora, upravljaju napajanjem i omogućuju preciznu pretvorbu i prijenos signala. Polaznici upoznaju načela njihova rada i projektiranja, od tranzistora kao osnovnog gradivnog elementa do složenijih sklopova za obradu signala.

Okvirne teme su osnovna pravila projektiranja integriranih sklopova, osnovne konfiguracije pojačala, jednostupanjska i višestupanjska operacijska pojačala, stabilnost i frekvencijska kompenzacija, važne konfiguracije operacijskih pojačala, potpuno diferencijalna pojačala te neidealnosti analognih sklopova i njihov utjecaj na sustav. Teme vezane za projektiranje sklopova nadograđuju se s temama vezanima za fizičko projektiranje (floorplanning, DRC, LVS, priprema za tapeout), elektromagnetsku kompatibilnost elektroničkih sklopova, kvalitetu signala, projektiranje sustava za velike brzine rada, itd. Teorijski dio prate primjeri i vježbe sa suvremenim alatima za projektiranje i simulaciju. Razina, opseg i naglasak prilagođavaju se predznanju polaznika i potrebama poduzeća, primjerice senzorskim sučeljima, upravljanju napajanjem ili obradi signala.

Vrsta potpore:	Troškovi za MSP-ove:
Potpora za inovacije za MSP-ove	Intenzitet potpore 100% (besplatno)
Dinamika davanja usluge:	**Tržišna cijena:**
Na zahtjev	1.377,00 EUR (na bazi procjene 10 korisnika)

PROJEKTIRANJE ČIPOVA

Naziv:	Organizator:	Trajanje:	Razina:
Seminar iz projektiranja digitalnih sklopova	FER, FERIT	18h	osnovna/srednja/napredna

Opis:
Seminar je namijenjen inženjerima i tehničkom osoblju poduzeća koja digitalne integrirane sklopove žele primijeniti u razvoju novih ili unapređenju postojećih proizvoda. Digitalni sklopovi su temelj suvremenih elektroničkih sustava. Obrađuju i pohranjuju podatke, upravljaju radom uređaja i komunikacijom te izvode računske operacije, od jednostavnih upravljačkih funkcija do namjenskih procesora i sklopovskih akceleratora. Polaznici upoznaju načela njihova rada i projektiranja, od CMOS tranzistora kao osnovnog gradivnog elementa do složenih logičkih, aritmetičkih i memorijskih sklopova.

Okvirne teme su osnove CMOS digitalnih sklopova (statičke i dinamičke karakteristike CMOS invertora, potrošnja snage, kombinacijski i sekvencijski CMOS logički sklopovi te aritmetički i memorijski CMOS sklopovi) i teme na razini digitalnog sustava (jezici za opis sklopovlja (HDL), verifikacija digitalnog sustava, logička sinteza, vremenska analiza i prototipiranje na FPGA sklopovima). Teme vezane za projektiranje digitalnih sklopova nadograđuju se s temama vezanima za fizičko projektiranje (floorplanning, DRC, LVS, priprema za tapeout). Teorijski dio prate primjeri i vježbe sa suvremenim alatima za projektiranje i simulaciju. Razina, opseg i naglasak prilagođavaju se predznanju polaznika i potrebama poduzeća, primjerice projektiranju za nisku potrošnju, ugradbenim sustavima ili namjenskoj obradi podataka.

Vrsta potpore:	Troškovi za MSP-ove:
Potpora za inovacije za MSP-ove	Intenzitet potpore 100% (besplatno)
Dinamika davanja usluge:	**Tržišna cijena:**
Na zahtjev	1.377,00 EUR (na bazi procjene 10 korisnika)

Co-funded by the European Union
Chips JU
REPUBLIC OF CROATIA Ministry of Justice, Public Administration and Digital Transformation
The project is supported by the Chips Joint Undertaking and its members (including top-up funding by Ministry of Justice, Public Administration and Digital Transformation)

PROJEKTIRANJE ČIPOVA

Naziv:	Organizator:	Trajanje:	Razina:
Seminar iz projektiranja sklopova s mješovitim signalima	FER, FERIT	18h	napredna

Opis:
Seminar je namijenjen inženjerima i tehničkom osoblju poduzeća koja razvijaju proizvode u kojima se analogni i digitalni dijelovi sustava moraju pouzdano povezati. Sklopovi s mješovitim signalima pretvaraju signale iz fizičkog svijeta u digitalni oblik i natrag. Zato su ključni dio senzorskih sustava, mjerne opreme, komunikacijskih uređaja i upravljačke elektronike, a njihove karakteristike često određuju točnost, brzinu i potrošnju cijelog proizvoda. Polaznici upoznaju načela rada i projektiranja takvih sklopova, od elektroničkih sklopki i komparatora do analogno-digitalnih i digitalno-analognih pretvornika te njihove integracije u sustav.

Okvirne teme su analiza šuma, izobličenja i napona pomaka, komparatori s otvorenom petljom i dinamički komparatori, napredne konfiguracije integriranih pojačala, elektroničke sklopke, sklopovi sa sklopljenim kapacitetima, sklopovi za uzorkovanje i zadržavanje, osnovne arhitekture AD i DA pretvornika i njihovi gradivni blokovi te projektiranje integriranih sklopova na razini sustava. Ovisno o potrebama polaznika, sadržaj se može proširiti temama poput naprednih arhitektura pretvornika (npr. SAR i sigma-delta), odabira i integracije pretvornika u elektronički sustav, projektiranja tiskanih pločica s miješanim signalima te ispitivanja i karakterizacije pretvornika. Teorijski dio prate primjeri i vježbe sa suvremenim alatima za projektiranje i simulaciju. Razina, opseg i naglasak prilagođavaju se predznanju polaznika i potrebama poduzeća, primjerice senzorskim sučeljima, mjernim sustavima ili komunikacijskim sklopovima.

Vrsta potpore:	Troškovi za MSP-ove:
Potpora za inovacije za MSP-ove	Intenzitet potpore 100% (besplatno)
Dinamika davanja usluge:	**Tržišna cijena:**
Na zahtjev	1.377,00 EUR (na bazi procjene 10 korisnika)

PROJEKTIRANJE ČIPOVA

Naziv:	Organizator:	Trajanje:	Razina:
Seminar iz projektiranja integriranih sklopova pomoću EDA alata otvorenog koda	FER, FERIT	18h	napredna

Opis:
Seminar je namijenjen inženjerima i tehničkom osoblju poduzeća koja žele isprobati razvoj vlastitog integriranog sklopa bez velikih početnih ulaganja u komercijalne alate i licence. Alati za automatizirano projektiranje elektronike (EDA) i procesni projektni paketi (PDK) otvorenog koda danas omogućuju prolazak kroz cijeli tok projektiranja čipa, od sheme i simulacije do topologije spremne za izradu. Uz programe izrade više projekata na zajedničkoj silicijskoj pločici (MPW), to znatno snižava prag ulaska u projektiranje čipova, osobito za MSP-ove i novoosnovana poduzeća. Polaznici upoznaju ekosustav alata otvorenog koda i na praktičnim primjerima prolaze ključne korake projektiranja analognih i digitalnih integriranih sklopova.

Okvirne teme su uvod u EDA alate otvorenog koda, uvod u PDK-ove otvorenog koda, projektiranje osnovnih analognih i digitalnih sklopova, raspored blokova na čipu (floorplanning), provjere pravila projektiranja (DRC) i podudarnosti topologije i sheme (LVS) te priprema projekta za procesiranje (tapeout). Ovisno o potrebama polaznika, sadržaj se može proširiti temama poput automatiziranog toka projektiranja digitalnih sklopova od RTL opisa do topologije, ekstrakcije parazitnih elemenata i simulacije nakon izrade topologije te mogućnosti izrade čipova kroz MPW programe. Teorijski dio prate primjeri i vježbe s alatima otvorenog koda. Razina, opseg i naglasak prilagođavaju se predznanju polaznika i potrebama poduzeća, primjerice izradi prvog ispitnog čipa ili procjeni izvedivosti vlastitog integriranog rješenja.

Vrsta potpore:	Troškovi za MSP-ove:
Potpora za inovacije za MSP-ove	Intenzitet potpore 100% (besplatno)
Dinamika davanja usluge:	**Tržišna cijena:**
Na zahtjev	1.377,00 EUR (na bazi procjene 10 korisnika)

Co-funded by the European Union
Chips JU
REPUBLIC OF CROATIA Ministry of Justice, Public Administration and Digital Transformation
The project is supported by the Chips Joint Undertaking and its members (including top-up funding by Ministry of Justice, Public Administration and Digital Transformation)

PROJEKTIRANJE ČIPOVA

Naziv:	Organizator:	Trajanje:	Razina:
Razvoj demonstratora	FER	492h	napredna

Opis:

Usluga je namijenjena poduzećima koja žele provjeriti može li vlastiti integrirani sklop unaprijediti njihov proizvod, a nemaju iskustva, alata ni stručnjaka za projektiranje čipova. Najveće prepreke ulasku u to područje su visoka cijena alata, nedostatak specijaliziranih inženjera i nesigurnost oko troška i trajanja razvoja. Razvojem demonstratora poduzeće na stvarnom primjeru prolazi cijeli ciklus, od projektiranja do izrade i ispitivanja čipa, i tako dobiva realnu procjenu potrebnog truda, vremena i troškova. Demonstrator razvijaju stručnjaci FER-a u suradnji s poduzećem i s najboljim studentima diplomskih studija iz područja projektiranja čipova, što poduzeću ujedno otvara priliku za upoznavanje budućih kadrova.

Demonstrator može biti analogni, digitalni ili sklop s miješanim signalima, a njegova se namjena dogovara s poduzećem tako da bude povezana s njegovim proizvodima ili razvojnim planovima. Usluga obuhvaća definiranje specifikacija, odabir arhitekture, projektiranje i simulaciju, izradu i provjeru topologije te pripremu za izradu. Izrada čipa provodi se kroz programe izrade više projekata na zajedničkoj pločici (MPW), a troškovi licenci, izrade i pakiranja uključeni su u uslugu. Ovisno o potrebama poduzeća, usluga se može nadovezati na ispitivanje i karakterizaciju izrađenog čipa u laboratorijima CROCCS-a. Opseg, tehnologija izrade i dinamika rada dogovaraju se pojedinačno s poduzećem.

Vrsta potpore:	Troškovi za MSP-ove:
Potpora za projekte eksperimentalnog razvoja	Intenzitet potpore 25%-80%
Dinamika davanja usluge:	**Tržišna cijena:**
Na zahtjev	99.360,00 EUR

Co-funded by the European Union
Chips JU
REPUBLIC OF CROATIA Ministry of Justice, Public Administration and Digital Transformation
The project is supported by the Chips Joint Undertaking and its members (including top-up funding by Ministry of Justice, Public Administration and Digital Transformation)

Procesiranje

PROCESIRANJE	Naziv:	Organizator:	Trajanje:	Razina:
	Seminar za depoziciju tankih slojeva i mikrostrukturiranje		16h	napredna
	Opis: Teorijski uvod (povijesni pregled, principi rada, ograničenja, metode pripreme) u tehnike depozicije tankih slojeva i metodu optičke litografije. Praktične vježbe iz tehnika depozicije magnetronskim raspršivanjem i optičke litografije.			
	Vrsta potpore: Potpora za inovacije za MSP-ove	**Troškovi za MSP-ove:** Intenzitet potpore 100% (besplatno)		
	Dinamika davanja usluge: Na zahtjev	**Tržišna cijena:** 6.492,00 EUR (jedan korisnik)		

Karakterizacija

KARAKTERIZACIJA	Naziv:	Organizator:	Trajanje:	Razina:
	Seminar za nano- i mikro-snimanje te pripadajuću analizu		16h	napredna
	Opis: Teorijski uvod (povijesni pregled, principi rada, ograničenja, metode pripreme, analiza podataka) u tehnike pretražne elektronske mikroskopije (SEM) s energijski disperzivnom spektroskopijom (EDS) i mikroskopije atomskih sila (AFM). Praktične vježbe na SEM/EDS-u i AFM-u, uz analizu podataka.			
	Vrsta potpore: Potpora za inovacije za MSP-ove	**Troškovi za MSP-ove:** Intenzitet potpore 100% (besplatno)		
	Dinamika davanja usluge: Na zahtjev	**Tržišna cijena:** 7.324,00 EUR (jedan korisnik)		

KARAKTERIZACIJA	Naziv:	Organizator:	Trajanje:	Razina:
	Seminar za električnu i toplinsku karakterizaciju poluvodiča u ekstremnim uvjetima		24h	napredna
	Opis: Teorijski uvod (povijesni pregled, principi rada, ograničenja, metode pripreme, analiza podataka) u tehnike postizanja niskih i visokih temperatura te u fizikalne zakonitosti relevantne za te tehnike. Praktične vježbe iz električnih mjerenja (strujno-naponske karakteristike, magnetootpor, Hallov koeficijent) pri niskim temperaturama i u magnetskom polju (2 K – 400 K, do 12,5 T) te pri visokim temperaturama (300 K – 600 K). Na zahtjev je moguće provesti i praktične vježbe iz mjerenja toplinske vodljivosti pri visokim temperaturama.			
	Vrsta potpore: Potpora za inovacije za MSP-ove	**Troškovi za MSP-ove:** Intenzitet potpore 100% (besplatno)		
	Dinamika davanja usluge: Na zahtjev	**Tržišna cijena:** 6.860,00 EUR (jedan korisnik)		

Co-funded by the European Union
Chips JU
REPUBLIC OF CROATIA Ministry of Justice, Public Administration and Digital Transformation
The project is supported by the Chips Joint Undertaking and its members (including top-up funding by Ministry of Justice, Public Administration and Digital Transformation)

Neuroelektronika

NEUROELEKTRONIKA				
Naziv: Seminar o načelima i primjenama neuroelektroničkih sučelja u medicinskoj bionici	**Organizator:**	**Trajanje:** 24h	**Razina:** napredna	
Opis: Povijesni pregled, principi rada, ograničenja i metode pripreme vezani uz neuroelektronička sučelja u medicinskoj bionici. Poseban naglasak stavlja se na neurofiziologiju, biokompatibilnost materijala te projektiranje i izradu čipova za neuroelektronička sučelja, kao i na pripadajuće tehnike analize podataka.				
Vrsta potpore: Potpora za inovacije za MSP-ove		**Troškovi za MSP-ove:** Intenzitet potpore 100% (besplatno)		
Dinamika davanja usluge: Na zahtjev		**Tržišna cijena:** 7.300,00 EUR (jedan korisnik)		

NEUROELEKTRONIKA				
Naziv: Seminar za pripremu i primjenu neuralnih kultura *in vitro* za testiranje neuroelektroničkih sučelja	**Organizator:**	**Trajanje:** 20h	**Razina:** napredna	
Opis: Teorijski uvod: pregled tehnika uzgoja neuralnih kultura in vitro, uključujući pripremu, rast i održavanje neuralnih kultura. Obuhvatit će se temeljna načela modela in vitro za testiranje neuroelektroničkih sučelja, uz raspravu o prednostima, ograničenjima i specifičnostima u kontekstu medicinske bionike. Osim toga, razmotrit će se i integracija tih kultura s neuroelektroničkim sučeljima za potrebe testiranja.				
Vrsta potpore: Potpora za inovacije za MSP-ove		**Troškovi za MSP-ove:** Intenzitet potpore 100% (besplatno)		
Dinamika davanja usluge: Na zahtjev		**Tržišna cijena:** 7.700,00 EUR (jedan korisnik)		

Co-funded by the European Union
Chips JU
REPUBLIC OF CROATIA Ministry of Justice, Public Administration and Digital Transformation
The project is supported by the Chips Joint Undertaking and its members (including top-up funding by Ministry of Justice, Public Administration and Digital Transformation)

Elektronički sustavi

ELEKTRONIČKI SUSTAVI

Naziv:	**Organizator:**	**Trajanje:**	**Razina:**
Seminar iz energetske elektronike	KONČAR ELECTRICAL ENGINEERING INSTITUTE	16h	napredna

Opis:

Seminar je namijenjen inženjerima iz područja energetske elektronike koji su u početnoj fazi razvoja novih proizvoda. Predavači su stručnjaci Instituta s desetljećima iskustva u projektiranju i tipskom ispitivanju pretvarača za primjene u željeznici i energetici, s naglaskom na iskustvo vezano uz puštanje u pogon, razvojna i tipska ispitivanja, te certificiranje proizvoda.

Inženjeri tijekom razvoja znaju kako odabrati topologije i komponente pretvarača, ali malo njih uključuje standarde u svoje projektne zahtjeve od početka projekta. Kao rezultat toga, prototipovi često ne prođu tipsko ispitivanje ili CE ocjenu sukladnosti, što dovodi do skupih redizajna i odgađa ulazak na tržište.

Seminar pokazuje kako to izbjeći. Polaznici uče kako na početku projekta prepoznati primjenjive norme i prevesti ih u projektne zahtjeve. Zatim se obrađuje projektiranje s obzirom na elektromagnetsku kompatibilnost (EMC), koordinaciju izolacije i električnu sigurnost te ispunjavanje zahtjeva za buku, vibracije i uvjete okoliša. Posebna pažnja posvećuje se ranom planiranju početnih ispitivanja sukladnosti i tipskih ispitivanja.

Seminar objedinjuje studije slučaja iz stvarnih projekata i praktičnu primjenu na konkretni projektni zadatak klijenta. Teme, razina i opseg seminara dogovaraju se sa svakim klijentom kako bi odgovarale iskustvu njihovih inženjera i njihovim proizvodima. Nakon seminara, KONČAR može nastaviti pružati podršku polaznicima kao konzultant kroz razvoj i tipsko testiranje.

Vrsta potpore:	**Troškovi za MSP-ove:**
Potpora za inovacije za MSP-ove	Intenzitet potpore 100% (besplatno)
Dinamika davanja usluge:	**Tržišna cijena:**
Na zahtjev	4.980,00 EUR (jedan korisnik)

Co-funded by the European Union
Chips JU
REPUBLIC OF CROATIA Ministry of Justice, Public Administration and Digital Transformation
The project is supported by the Chips Joint Undertaking and its members (including top-up funding by Ministry of Justice, Public Administration and Digital Transformation)

CROCCS Team

Contact

CROCCS main office:
University of Zagreb Faculty of Electrical Engineering and Computing
Unska 3
10000 Zagreb
croccs@fer.hr

Co-funded by the European Union
Chips JU
REPUBLIC OF CROATIA
Ministry of Justice, Public Administration and Digital Transformation
The project is supported by the Chips Joint Undertaking and its members (including top-up funding by Ministry of Justice, Public Administration and Digital Transformation)